

上位机监控 FPGA 的实时图像增强处理

孟宇, 赵建军, 杨小明

(昆明理工大学 理学院, 云南 昆明 650093)

摘要: 所述系统是以 Anaconda-LVDS 卡为图像采集、处理平台。在 Anaconda-LVDS 中的 Virtex-II Pro20 FPGA 芯片上构建图像边缘增强处理模块; 以 Visual C++ 编写控制程序, 首先下载图像处理模块的电路配置文件至 FPGA, 之后实时查看相机采集的原始图像和经 FPGA 处理后的图像。最终实现了在上位机监控 FPGA 图像处理结果的系统, 该系统在工业生产上有良好的应用前景。

关键词: Visual C++; FPGA 芯片; 图像处理; 边缘增强

中图分类号: TP391 **文献标识码:** A **文章编号:** 1007-855X(2007)03-0052-03

Host Monitoring the Processing of FPGA Real-Time Images' Enhancement

MENG Yu ZHAO Jian-jun YANG Xiao-ming

(Faculty of Science, Kunming University of Science and Technology, Kunming 650093, China)

Abstract The system addressed takes the Anaconda LVDS card as the image collection and processing platform. The Virtex II Pro20 FPGA chip integrated in Anaconda-LVDS is used as image edge enhancement processing module and Visual C++ is used to write a control program. First the circuit configuration file of image processing module is downloaded to FPGA, then the differences between originality image collected from the camera and the image processed by FPGA are checked on time. Finally the system to monitor FPGA image processing on the host is implemented, which can be applied well in the industrial production.

Key words Visual C++; FPGA monitor; image processing; edge enhancement

0 引言

通常情况下, 图像在生成、复制、传输等过程中会受到噪声污染而使图像的质量变差, 为抑制噪声, 改善图像质量, 必须对图像进行增强、滤波等预处理操作。因为预处理算法一般比较简单, 但需要处理的数据量相当大, 所以在实时性要求较高的系统中, 应使用模块化的硬件系统完成预处理操作。FPGA 芯片是模块化硬件系统的理想选择之一。

Anaconda-LVDS 卡是 Dalsa 公司开发的视觉处理技术领域的先驱性产品, 它完美地将 FPGA 和图像采集、传输设备结合在一起。作为功能强大的 PCI-X 图像处理卡, Anaconda-LVDS 专门用于实时图像采集、处理和分析。它不仅具有高速图像采集功能, 而且配备有用户可编程的 FPGA 和 PowerPC, 可在单插槽平台上实现实时图像处理功能, 非常适合应用于现场进行大量图像处理工作的嵌入式视觉系统。

目前, 对 FPGA 图像处理结果的查看和分析, 基本上是通过仿真软件来进行结果仿真性分析^[5]; 而在上位机实时查看 FPGA 处理结果的方法甚少。Sapera LT 是 Dalsa 公司提供的一种高级 C++ 类库, 用于在上位机控制 Anaconda-LVDS 卡。Sapera LT 应用程序接口称为 Sapera++, 它由基础类 (Basic Classes) 和 GUI 类 (GUIClasses) 组成, 其中基础类的主要功能是控制 Anaconda-LVDS 卡, 完成对实时图像的采集、传输, 并将实时处理结果在上位机上显示^[4]。

1 系统设计概述

系统设计以 Dalsa 公司 Anaconda-LVDS 卡为图像采集、处理平台。以 Anaconda-LVDS 卡上的 Xilinx 公

收稿日期: 2006-12-08

第一作者简介: 孟宇 (1980-), 男, 在读硕士研究生。主要研究方向: 嵌入式系统。E-mail: mengyu198041@yahoo.com.cn

司 Virtex-II Pro20 芯片构建图像边缘增强硬件处理模块^[6], 使用 Xilinx ISE8.1 进行综合、实现, 最后生成图像处理模块的电路配置文件 (Firmware). 同时上位机用 Visual C++ 编写专用程序, 首先将 Firmware 文件下载至 FPGA; 之后由上位机软件控制相机和 Anaconda-LVDS 卡开始图像的采集和处理, 并对其结果进行监控. 系统处理流程如图 1 所示.

以 Anaconda-LVDS 卡为平台进行系统设计, 要获得完整、可靠的实时图像采集、处理系统, 需要注意正确配置相机参数. 系统中的图像采集设备为 Dalsa 公司 TR-36-02k25 相机, 与 Anaconda-LVDS 卡的兼容性较好, 但仍需要正确配置相机参数, 使系统工作正常. 本系统中使用 Dalsa 公司提供 Spera CanExpert 相机配置工具软件, 首先选择相机和图像采集卡型号; 之后设置相机扫描类型、像素深度、图像宽度、图像高度、扫描同步源、扫描频率以及获得图像的数据格式等参数; 最后保存成 *.ccf 文件. 在上位机应用程序启动时, 使用 *.ccf 文件自动完成相机参数配置. 根据所采集图像的不同设置相机参数, 以获得最佳的采集数据供 FPGA 进行处理.

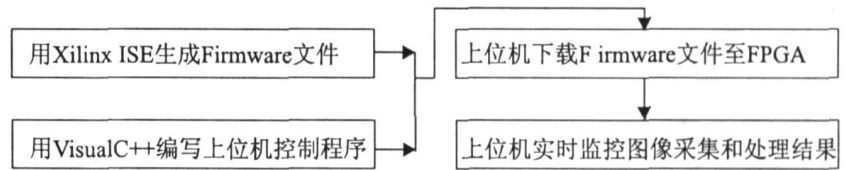


图1 处理流程

Fig. 1 Treatment process

2 图像边缘增强模块

图像边缘增强处理的目的是使模糊的图像边缘变得更加清晰, 可以使用微分算法获得清晰化的图像边缘. 具体算法在 FPGA 上的实现过程如下:

- 1) 将相机扫描获得的图像数据送入 FPGA, 图像数据是按相机扫描顺序先后进入 FPGA.
- 2) 按像素将扫描获得的图像分成 3×3 的像素块.
- 3) 再按像素与模板进行卷积运算^[7], 图像边缘增强运算模板如下:

$$\begin{array}{ccc} -1 & -1 & -1 \\ -1 & 9 & -1 \\ -1 & -1 & -1 \end{array}$$

使用 FPGA 来实现数字图像处理, 就不能像处理器一样等图像结果全部到达后才开始处理, 且这样的处理是串行的; 对于 FPGA 实时处理来说, 在设计中采用多个滑动窗口 (每个窗口大小为 3×3 的像素块) 的方法来实现卷积运算的并行处理, 即在窗口最后一个像素到达时, 该窗口的图像处理结果也同时产生, 保证系统的实时性.

4) 将卷积计算的结果送出 FPGA, 由上位机显示出来. 设计中用 VHDL 语言编写程序代码^[2], 使用 Xilinx ISE8.1 进行综合、实现, 最后生成 Firmware 文件 Edge bit 本系统约占用芯片 17% 的 Slice

3 上位机实时监控程序

上位机实时监控程序主要利用在 Visual C++ 工程中加入 Spera LT 库进行编写^[1]; 程序主要实现下载图像处理模块至 FPGA、实时图像的采集以及监控处理结果等功能.

3.1 基础类概述

编程中主要使用 Spera++ 基础类, 它主要为用户提供上位机、相机与 Anaconda 卡之间的接口类, 实现图像的获取、传输及显示等功能. 该类的子类包括 SapXferNode 类、SapXferMultiNode 类、SapBuffer 类、SapAcquisition 类、SapTransfer 类等^[4].

SapRTPro 类和 SapRTProDesign 类是系统设计中用最频繁的一类, 主要完成上位机对 Anaconda 卡 IPU (图像处理单元) 的控制^[3]. SapRTPro 类是 SapXferNode 的子类, SapRTPro 的对象包含在 SapRTProDesign 类中, SapRTPro 类实现的主要功能有: 操作 IPU-FPGA 和 IPU-PowerPC; 可下载 Firmware 至 IPU; 完成读、写 FPGA 内部寄存器操作; 与 IPU-PowerPC 进行通信. SapRTProDesign 类是 SapXferMultiNode 的子类, 其实现的主要功能有: 管理 IPU 输入、输出数据的传输路径; 创建在板 Buffers 资源并完成其传输路径设置; 通过调用库函数 GetRTPro() 获得 SapRTPro 的对象, SapRTPro 的对象用来访问 IPU.

3.2 下载 Firmware 至 FPGA

Firmware 是 FPGA 中的电路配置文件, 要使 Anaconda-LVDS 卡图像处理单元正常工作, 必须先向 FPGA 下载 Firmware 文件. 将 Firmware 文件下载到 FPGA 的过程^[3]说明如下:

- 1) 在函数中定义 SapRTPro 的对象, 并确定 SapRTProDesign 类的对象是否存在;
- 2) 使用 SapRTProDesign 类的对象通过调用 GetRTPro() 获得 SapRTPro 的对象, 用以访问 IFU;
- 3) 使用 SapRTPro 的对象调用库函数 LoadFirmwareFromFile() 完成下载 Firmware 的工作;
- 4) 在 Firmware 下载完成后, 重新初始化 SapRTProDesign 类的特定参数.

主要程序代码如下:

```
eRTPro = eDesign->GetRTPro();
e_download = ePro->LoadFirmwareFromFile(0, fileDialog.GetPathName(), GetBuffer(0));
```

3.3 相机图像的获取

相机将得到的图像不仅传给上位机实时查看, 同时传送给 FPGA 供其处理. 使用 SapTransfer 类的对象 e_Xfer 完成图像连续传输之前, 先要指定数据传输路径, 即将传输的源节点(相机)和目的节点(上位机、FPGA)连接起来. 对于上位机和 FPGA 来说, 获得相机图像数据的数据传输路径是不同的, 下文分别进行说明.

3.3.1 上位机获取相机数据的传输路径

相机图像数据由 SapAcquisition 类的 e_Acq 对象负责操作, 而上位机显示的相机原始图像则由 SapBuffer 类的 e_Buffers 对象来管理. 使用 SapXferPair 类建立新对象 CamToHostPair, 使用该对象将 e_Acq 对象和 e_Buffers 对象连接起来, 便可完成上位机获取相机数据传输路径的设定. 主要程序代码如下:

```
SapXferPair CamToHostPair( e_Acq, e_Buffers, TRUE );
CamToHostPair.SetCallbackInb( XferCallback, this );
e_Xfer->AddPair( CamToHostPair );
```

3.3.2 FPGA 获取相机数据的传输路径

FPGA 获取相机数据, 首先用 SapRTProDesign 类定义其对象 eDesign, 其次用 eDesign 对象调用 SetInputSrc() 成员函数并指定输入对象为 e_Acq, e_Acq 对象为控制相机数据资源的对象; 最后设定 Anaconda-LVDS 卡上 Buffer 的创建模式, 完成 FPGA 获取相机数据传输路径的设定. 主要程序代码如下:

```
eDesign->SetInputSrc( 0, e_Acq );
```

对传输路径的设定完成后, 可以使用 SapTransfer 类的对象 e_Xfer 调用成员函数 Grab() 来完成图像的连续采集. 此时, 相机采集到的图像传给上位机用以显示原始图像; 传送给 FPGA 用以进行边缘增强处理.

3.4 实时监控图像处理结果

要在上位机获得图像的实时处理结果, 同样需要指定由 FPGA 到上位机的数据传输路径. 上位机使用 SapBuffer 类的 e_ResultBuffers 对象来管理结果数据; 用 SapRTProDesign 类的对象 eDesign 调用 SetOutputDst() 成员函数, 并指定 FPGA 数据输出对象为 e_ResultBuffers, 便可将结果由 FPGA 送至上位机. 主要程序代码如下:

```
eDesign->SetOutputDst( 0, e_ResultBuffers );
```

上位机可以直接使用 e_ResultBuffers 对象内的数据资源, 将实时图像增强处理结果显示在上位机上. 主要程序代码如下:

```
resultView = new SapView( eDoc->GetDisplay(), eDoc->GetResultBuffers(), GetSafeHwnd() );
```

4 系统处理结果及结论

实验之前, 先根据实验情况利用 SaperCanExpert 工具完成对相机参数的配置, 相机所采集到的图像为 24 位彩色图像. 实验用背景颜色为蓝色, 光源为两个荧光灯管, 两个荧光灯管间留出了一小段空间以产生一个蓝色条状图像, 边缘增强处理的目的是要增强该条状物的左右边缘.

(下转第 59 页)

参考文献:

- [1] Kathleen A B. Computational Algorithms for Face Alignment and Recognition[D]. Virginia Polytechnic Institute, 2002
- [2] 贺华. 基于独立分量分析的人脸识别研究[D]. 哈尔滨工程大学, 2004
- [3] Zhou JL. A study on automatic recognition system for human faces[J]. Journal of Sichuan University (Natural Science Edition), 1994 30(1): 70-75
- [4] Kanade T. Picture processing by computer complex and recognition of human faces[D]. Department Information Science Kyoto University, Kyoto, Japan, 1978
- [5] Chengjun Liu, Harry W. Independent Component Analysis of Gabor Features for Face Recognition[J]. IEEE transaction on neural networks, 2003, 14(7): 919-928
- [6] 韩燕丽, 杨慧娟. 基于小波分解的人脸标准化算法[J]. 华北工学院学报, 2005
- [7] Nastar C, Ayache N. Frequency-based non-rigid motion analysis[J]. IEEE Trans Pattern Anal and Mach Intel, 1996, 18(11): 1067-1079
- [8] Haunon L. The recognition of face[J]. Scientific American, 1973 229: 71-82

(上接第 54 页)

上位机采集到的原始图像如图 2 所示, 可以看到其中的蓝色条状图像, 也就是两个荧光灯之间的空间; 但该条状图像的左右边缘并不十分明确。

经过 FPGA 边缘增强处理后的图像如图 3 所示, 图上的蓝色条状图像的左右边缘较之原始图像明确了很多, 图像的边缘得到了有效的增强。这样的处理结果与预期的实验目的相吻合。

由上述实验结果可以说明: FPGA 中的图像边缘增强处理模块设计正确; 来自相机的图像和来自 FPGA 的图像都得到了正确的显示, 所以说明上位机和 FPGA 的图像数据获取方法得当。

同时需要指出, 文中看到的图像为静态显示的图像如图 2、3 但在实际系统工作时, 图像是动态获得并处理的, 上位机显示的图像是由下至上、由左至右按像素点逐步显示的; 在原始图像改变时, 结果图像也相应地迅速发生改变, 整个系统的工作具有良好的实时性。因此, 利用本系统的实现方法, 可以准确地监控 FPGA 的实时图像处理结果。

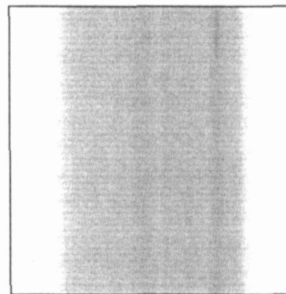


图2 原始图像
Fig.2 Original image

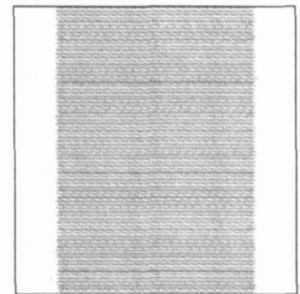


图3 边缘增强图像
Fig.3 Image of edge-enhancement

5 结束语

经过上述程序编写和实验过程, 实现了在上位机监控 FPGA 实时图像处理结果的系统。本系统不仅人机交互性良好, 且在 FPGA 程序设计中引入了多滑窗并行算法, 进一步提高了系统的实时性。将本系统的设计方法稍加改变, 便可应用在与图像处理相关的工业生产中, 减少因监控自动化生产不及时而造成的损失。

参考文献:

- [1] 何斌, 马予天, 王运坚, 等. Visual C++ 数字图像处理[M]. 第 2 版. 北京: 人民邮电出版社, 2005
- [2] 胡振华. VHDL 与 FPGA 设计[M]. 北京: 中国铁道出版社, 2003
- [3] Daka 公司. Anaconda Developer's Manual[M]. 1.50 版. 2005
- [4] Daka 公司. Spera++ LT Programmer's Manual 5.20 版. 2004
- [5] 李雷鸣, 张焕春, 张波. 一种基于 FPGA 的图像中值滤波器的硬件实现[J]. 电子工程师, 2004, 30(2).
- [6] 沙吉乐, 曲兴华, 关红彦. 基于 FPGA 技术的新型高速图像采集[J]. 国外电子元器件, 2000, 26(9): 65-66
- [7] 沈明发, 易清明, 黄伟英, 等. 用 VHDL 语言在 CPLD/FPGA 上实现浮点运算[J]. 暨南大学学报: 自然科学版, 2002, 23(5): 19-24