

用 Java 实现组合逻辑电路仿真平台

李恒,邵剑龙,卢诚,王媛

(昆明理工大学 信息工程与自动化学院,云南 昆明 650051)

摘要:介绍了以 Java 2 标准中的 Applet 技术开发组合逻辑电路网络仿真实验平台的原理. 设计了 7 个基本门电路,在此基础上利用软件复用思想以 74138 为例开发了一个与 Pspice 标准相结合的组合逻辑电路网络仿真实验平台. 提出了一种可在浏览器中直接进行仿真的组合逻辑电路仿真实验平台的设计思想和实现方法.

关键词:组合逻辑电路;软件复用;电路仿真;Java;Applet;Pspice

中图分类号:TP319.9 **文献标识码:**A **文章编号:**1007-855X(2005)06-0044-04

Using Java to Realize the Combinational Logic Circuit Simulation Platform

LI Heng, SHAO Jian-bing, LU Cheng, WANG Yuan

(Faculty of Information Engineering and Automation, Kunming University of Science and Technology, Kunming 650051, China)

Abstract: The realization of a combinational logic circuit simulation platform with Applet technology of Java 2 is introduced in this paper. 7 types of basic gate circuits are designed to perform a simulated experiment. Then the simulation platform combined with Pspice standards is developed by using the thinking of software reuse and taking the examples of integrated circuit 74138. The design thoughts and realization methods of the combinational logic circuit simulation platform, which can be simulated directly in the browsers, are put forward.

Key words: combinational logic circuit; software reuse; circuit simulation; Java; Applet; Pspice

0 引言

目前,用计算机仿真的虚拟实验已经在实验教学中占据了重要的地位,较成熟的仿真电子电路实验软件(如: EWB (Electronics Workbench)、Pspice)只能在单机上使用. 基于 WWW 的虚拟数电实验室基本上还未见到,现有的也只是讲解知识、演示实验结果,尚不足以缓解远程教育中实验困难的问题.

Java 2 语言标准中的 Applet 小程序增强了 Internet 客户端的功能,浏览器通过 HTTP 协议将 Java Applet 下载到本地,即可实现与用户的交互. 本系统将此技术运用到数字电子技术实验的仿真中,实现了一个用户可直接在浏览器中设计并进行仿真的组合逻辑电路网络仿真实验平台. 并将其发布于 Internet 上,详情请浏览网址: <http://www.ourcampus.net/study/vr/lh/logic/index.html>

1 采用基础构件复用思想构建具有可扩展性的仿真系统

1.1 软件复用技术与集成电路芯片

大多数工程项目都尽可能采用可以复用的部件. 软件复用技术的出现正是为了解决软件工程中的基础元件、功能的重复开发问题^[1]. 构件是复用的基石,构件方法以抽象数据类型为理论基础,借用了硬件集成电路芯片的思想:即将功能细节与数据结构隐藏封装在构件内部,有着精心设计的接口. 因此,有了最基本、功能较完善的构件,就有了复用其创建出更复杂的对象及功能的基础.

数字电子技术中组合逻辑电路均是由少数几个基本的门电路如:与门、或门、非门等构成的. 因此,构

收稿日期:2004-09-22 基金项目:昆明理工大学青年教师科研基金(20033004),云南省应用基础研究基金项目(项目编号:1999F0041M).

第一作者简介:李恒(1978~),男,工学学士,助理实验师. 主要研究方向:网络信息发布与电子技术.

E-mail: ee_liheng@ourcampus.net

建本系统可以运用现有的数字电路理论对元器件的分类和集成基本门电路构件功能实现较复杂的集成电路的思想,从而可以简化编码量和系统复杂度,同时具有了可扩展性,即添加更多小规模、中规模、甚至大规模集成电路构件的可能性。

这一设计思想也使该仿真系统的结构能最大限度地逼近实际电路系统,这与虚拟现实技术的设计原理是一致的:即在外形、内部结构和功能上尽量逼近真实器件。

1.2 基本元器件的构建思路

在划分、选择系统最基本元器件的问题上^[2],一些现有的网络仿真系统将系统的最基本器件直接定为集成电路芯片,此处理方法使仿真系统中基本元器件的外形与实际基本元器件的外形相同,例如,实际电路中并不存在单个的 2 输入与门,而是 4 个 2 输入的与门集成在一片 7408 芯片上。但如此处理也为下一步复杂器件的开发设下了不小的麻烦。原因在于每开发一块复杂集成电路芯片时,程序员又得重新编写代码以实现其内部每一个基本门电路逻辑功能,而集成电路的种类较繁多,为每一块集成电路编写实现其逻辑功能的代码实际上是不可思议的,因此在此类网络仿真实验系统中未看到实现中规模集成电路的实例。

本系统选择 7 个基本门电路(与门、或门、非门、与非门、或非门、异或门、同或门)作为一切组合逻辑电路的“最小仿真器件”。在此基础上,将几个同种门电路集成在一片集成电路芯片上同样可以构造出类似 7400、7408、7432 之类的基本门电路集成芯片。

1.3 抽象基本元器件的数据和方法

实现上述设计思想的重要工具是面向对象编程语言,用其将实际事物抽象为一个便于程序员控制的对象,内部封装其各种属性(坐标、图像、编码等)和重要方法。我们将 7 种门电路封装在同一个基本门电路类中,以下给出基本门电路类的几个重要属性:7 种门电路的编号、门电路对应的图像、门电路所在的坐标、标志门电路是否可见的属性、输入输出端相对于门电路自身的坐标。

2 门电路实验仿真的实现

通过分析门电路连接成的电路图,发现其符合二叉树的结构:有一个特定的根结点(总输出端),视每个门电路为一个结点,因为本系统中所选用的门电路除了非门为单输入单输出外均为 2 输入 1 输出,故每个结点的最大子结点数固定为 2,而视总输入端为叶子结点。只要仿真系统将电路以二叉树的结构存储下来,就可以利用二叉树的前序遍历算法计算出对应于每一个输入信号的输出逻辑状态。

2.1 添加总输入输出类

二叉树前序遍历算法最先访问的是根结点,在本系统中即是总输出端。为方便控制、减少不必要的代码重复,创建一个总输入输出类,由其发出遍历的指令,并为其创建以下常用的属性:输入输出端区分标志、输入端或输出端的图像、标志输入输出端是否可见的属性、输入端或输出端的坐标。

2.2 以树的形式存储门电路之间的连接关系

由于在本系统中只有总输出端有发出遍历算法的权利,在此,选择了树存储中的标准存储结构,即每一个门电路只需要知道其子电路是否连通和子电路输出的逻辑状态。

存储树的结构的动作发生在用户连线,即鼠标被释放时,所有代码均在 mouseReleased 事件中编写。考虑到应使用户设计的电路不受元器件个数、连接线条数量的限制,故使用 Java 2 中的矢量 Vector 作为系统中所有对象、线段的承载器。使用 Vector 有以下优点:Vector 功能类似数组但创建 Vector 时无须指定空间大小。因此,理论上讲,用户可以在系统中连接任意条导线,可以使用任意数目的门电路。将所有的连线存储于一个名为 Line 的 Vector 中,将所有的门电路对象存储于一个名为 gate 的 Vector 中。

在总输出类中添加一个整型属性用以记录与该总输出端相连的门电路的编号,在基本门电路类中添加两个整型属性分别用于标记与该门电路相连的其它门电路的编号和总输入端的编号。当用户拖动鼠标把线连到门电路或总输入输出端上时,系统将导线起始点的门电路或输入输出端对象在 Vector 中的编号传递给导线终点的门电路或输入输出端。

2.3 门电路实验仿真的实现和遍历算法的应用

电路实验仿真的实现主要靠二叉树的前序遍历算法。由于目前仍限于开发组合逻辑电路实验的仿真,

在本系统中没有加入仿真开关,而是采用线路连通即可仿真的方式,即只要某一电路连通,该电路就可仿真,其余未连通的电路仍然处于不可仿真的状态。

根据以上设计思想,系统应该具有自动检测用户设计的门电路是否已连通的功能。二叉树的前序遍历算法在本系统中主要在两个方面使用:检测尚处于连接状态的电路是否已连通、根据不同的输入信号实时计算并改变输出信号。

二叉树的遍历算法核心实际是递归算法,其中涉及到结点与结点之间的参数传递,本系统中结点分三类:根结点——总输出端、中间结点——基本门电路、树叶结点——总输入端。因此,在总输入输出类、基本门电路类中均添加两个方法。方法 `search()` 负责搜索其子电路是否最终连接到总输入端,如果总输出端搜索后得到连通的结果,则将所有连通的总输入端置为低电平状态;方法 `compute()` 负责计算在当前输入信号下的输出,当总输出端计算出当前的输出值后,以这一数值作为参数调用该总输出端的另一方法 `change_image()` 改变该总输出端当前的图像。输入信号的改变由用户点击已连通的总输入端实现,一旦总输入端改变,就调用总输出端的计算方法,改变当前的显示。图 1 即为在本系统内设计并实现仿真的半加器电路。

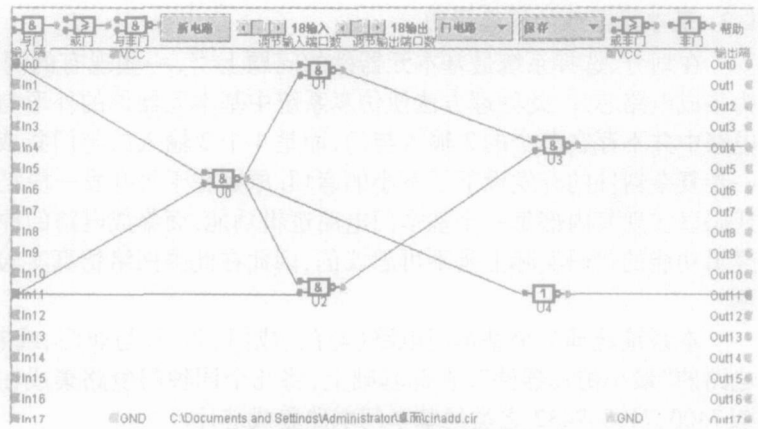


图1 在仿真平台中设计的半加器电路

Fig.1 A half adder circuit designed on the simulation platform

3 中规模集成电路 74138的构造及其仿真的实现

中规模集成电路 74138的开发在门电路实验仿真实现的基础上进行。选用 3 种门电路:与门、非门、与非门,在已开发的门电路实验仿真系统中按电路原理图接线,仿真的结果与 74138 的逻辑功能完全一致。至此证明了前期门电路的设计是完备而具有可扩展性的,且组合逻辑电路仿真平台的设计思想也是可实现的。

在此基础上仍然构建一个名为: `IC_class` 的类,但该类只有一个构造函数用以确定集成电路的图像、坐标、各个管脚相对于集成电路的坐标,不再为其添加搜索电路通断、计算电路逻辑输出的功能,该类功能复用门电路中的代码。当用户拖动鼠标创建一个 74138 集成电路时,系统创建一个 `IC_`

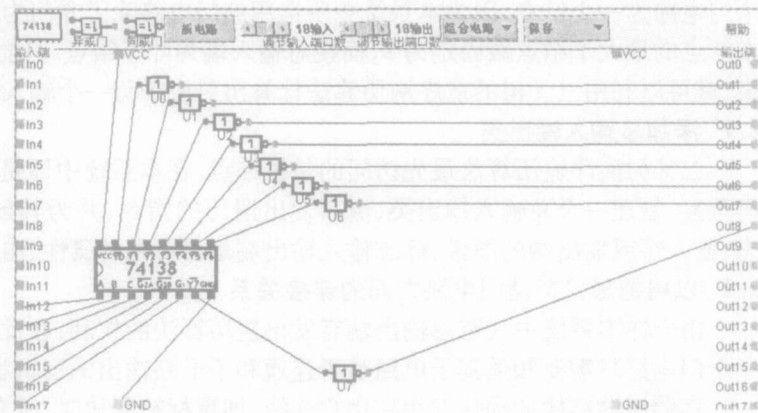


图2 74138集成块输出端与非门相连使用

Fig.2 A combination circuit using 74138 module and NOTs

`class`对象,自动将 31 个门电路按 74138 集成电路的原理图连接好并批量加入到现有的门电路矢量 `gate` 中,同时将该集成电路在门电路矢量 `gate` 中的起始下标数值传给这一 `IC_class` 对象。在 `MouseReleased` 事件中加入判断集成电路各管脚是否已连接的代码,并将连线到集成电路管脚或从集成电路管脚开始连线的动作转化为连线到门电路输入输出端或从门电路输入输出端开始连线的动作。

在本系统中,仿真集成电路芯片与基本门电路器件之间能单独或联合使用。可以使用 74138 芯片与门电路相连,也可以将 2 片 74138 相连扩展出 4 - 16 线译码器。图 2 为将 3 - 8 线译码器 74138 集成电路输

出端与非门相连使用的情况。

4 保存电路与观测波形

常规的 Applet 小程序受到 Java 2 标准的安全性限制只能在 sandbox (sandbox, 程序运行安全区) 中运行, 也就是说 Applet 的安全管理器拒绝远程类对本地资源的所有访问。但 Java 2 标准亦对 Applet 的安全问题给出了比较完整的解决方案, 在本系统中采用签发安全证书的形式解决这一问题。当用户登陆仿真平台时会弹出安全证书声明, 只要用户信赖仿真平台自带的安全证书, 即可运行电路仿真系统并可保存读取文件。

仿真平台也可像 Ewb 软件一样将用户搭接好的电路进行模块化地保存。保存时, 顺序将现有每个门电路、集成电路的重要属性编码写入一个 JTextArea 中, 待检测写入数据无问题后再将其输出到本地硬盘中。可供用户再次打开的电路文件后缀名为 .sbllh, 当用户再次打开该电路文件时只需将电路的输入、输出端连接到总输入、输出端即可仿真。用户需要在原电路的基础上设计新的电路时, 可直接在此电路上添加新的门电路。

对于较复杂的组合逻辑电路, 用户可能需要查看电路对应的输出波形, 分析可能存在的竞争冒险等问题。目前, Pspice 软件已是国际模拟电路仿真软件的事实标准, 它具有数字仿真和数模混合仿真的功能。为了兼顾用户的需求, 本仿真系统在保存 .sbllh 电路文件的同时也按 Pspice 的语法结构保存了一个后缀名为 .cir 的文件。该文件可用 Probe 程序打开, Probe 程序是 Pspice 的输出图形后处理程序, 可以起到万用表、示波器和扫频仪的作用, 把运行结果以波形曲线的形式非常直观地在屏幕上显示出来。

当用户需要在 Pspice 中观察波形时, 运行 Pspice 软件中的 Pspice A_D 程序, 打开已保存的 .cir 文件, 系统显示仿真成功后, 点击 File 菜单中的 Run Probe 选项, 进入 Probe 程序后选择增加 (Add) 曲线 (Trace), 在弹出的窗口中选中所有节点, 就可看到相应的输入输出波形图。图 3 是

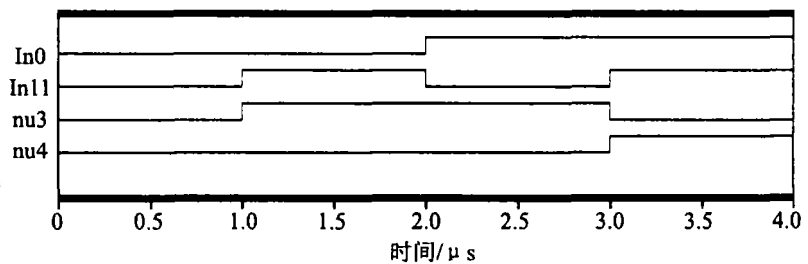


图3 从Pspice软件中观测半加器电路的输入输出波形

Fig.3 The input and output waveforms of a half adder circuit observed in Pspice

从 Probe 程序中截取的半加器电路的输入输出波形图。

5 结束语

本文论述了基于面向对象、代码复用思想使用 Java 2 标准中 Applet 技术开发组合逻辑电路仿真实验的设计思想和实现方案。重点探讨了最小仿真元器件的选择及构建方式对仿真系统可扩展性和代码复用的影响。在开发 7 种基本门电路的基础上, 以 74138 为例开发了一个中规模组合逻辑集成电路, 实现了门电路、门电路与组合逻辑电路之间的仿真实验, 仿真平台能输出符合当前仿真系统国际标准 (Pspice 标准) 的电路文件, 可使用 Pspice 软件观测仿真输出波形图。仿真平台还可在共享、发布用户设计的电路资源方面进行改进, 不断丰富实验实例, 进一步研究建立完整的数字电子技术网络教学实验系统的方案。

参考文献:

- [1] 郑人杰. 软件工程 (中级) [M]. 北京: 清华大学出版社, 1999. 414 ~ 415.
- [2] 张桦, 王法玉, 杨镇. 远程虚拟实验台的 Java 实现 [J]. 天津理工学院学报, 2001, 17(3): 25 ~ 30.
- [3] 庞淑英, 罗萍, 吴光敏, 等. 虚拟电子实验室中电路元器件编程实现的研究 [J]. 昆明理工大学学报 (理工版), 2002, 27(5): 67 ~ 70.
- [4] 程文英, 帅春燕, 吕杨. Jini 核心机制——查找服务概述 [J]. 昆明理工大学学报 (理工版), 2003, 28(1): 95 ~ 98.